

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Applicant: Muff, et al. Docket No.: INF-134  
Serial No.: 10/772,356 Art Unit: 2816  
Filed: February 6, 2004 Examiner: TBD  
For: Method and Device for Time Measurement on Semiconductor Modules  
Employing the Ball-Grid-Array Technique

Mail Stop Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**Transmittal of Certified Copy of Priority Document**

Dear Sir:

Attached please find a certified copy of the foreign application from which  
priority is claimed for this case:

Country: Germany  
Application Number: 103 05 116.3  
Filing Date: February 7, 2003

Respectfully submitted,

Ira S. Matsil  
Reg. No. 35,272  
Attorney for Applicants

Slater & Matsil, L.L.P.  
17950 Preston Rd., Suite 1000  
Dallas, TX 75252  
Tel: 972-732-1001  
Fax: 972-732-9218

# BUNDESREPUBLIK DEUTSCHLAND

CERTIFIED COPY OF  
PRIORITY DOCUMENT



## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 103 05 116.3

**Anmeldetag:** 07. Februar 2003

**Anmelder/Inhaber:** Infineon Technologies AG,  
81669 München/DE

**Bezeichnung:** Verfahren und Vorrichtung zur Zeitmessung  
auf Halbleiterschaltungsmodulen mit Halbleiter-  
chips in Ball-Grid-Array-Technik

**IPC:** G 01 R, G 11 C, H 01 L

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 12. Februar 2004  
Deutsches Patent- und Markenamt  
Der Präsident  
Im Auftrag

Dürksen

---

Beschreibung

Verfahren und Vorrichtung zur Zeitmessung auf Halbleiter-  
schaltungsmodulen mit Halbleiterchips in Ball-Grid-Array-  
5 Technik

Die Erfindung betrifft ein Verfahren und eine Vorrichtung zur  
Zeitmessung von Signalen an Pins oder Lötstützpunkten von auf  
einem Halbleiterschaltungsmodul insbesondere in Ball-Grid-  
10 Array (BGA)-Technik montierten oder montierbaren Halbleiter-  
chips, insbesondere Halbleiterspeicherchips, wobei mittels  
einer geeigneten Messsonde von einem jeweiligen Signalpin  
oder einem mit diesem in kurzem Abstand unmittelbar verbundenen  
Leiterabschnitt oder Lötstützpunkt ein Signal abgeleitet  
15 und mit einer Zeitreferenz verglichen wird.

Bei mit Registern versehenen Halbleiterspeichermodulen werden  
die kapazitiven Lasten zum Speicher Sub-Channel-Bus gepuffert  
und wieder verstärkt. Für die Auffrischung des Taktsignals  
20 wird eine PLL-Schaltung verwendet, während zur Auffrischung  
der Befehls- und Adresssignale (CMD-ADR-Bus) getaktete Puf-  
ferregister verwendet werden.

Damit die korrekte Funktion erhalten bleibt, muss sicherge-  
stellt werden, dass das Taktsignal alle Teile auf dem Spei-  
chermodul, die ihre zeitliche Steuerung auf den Systemtakt  
beziehen, in einem speziellen Zeitrahmen erreicht, als da  
sind die PLL-Schaltung an sich und die Register und DRAM-  
Halbleiterspeicherbausteine. Der genannte Zeitrahmen liegt  
30 bei gewissen DDR-Speichermodulen, die mit einem differentiell-  
len Taktsignal bei 133 MHz betrieben werden, etwa bei -100  
bis +100 ps.

Da PVT-(Process Voltage Temperature) Variationen von den  
35 betreffenden Teilen den Taktjitter der PLL-Schaltung und die  
Verstärkung der Treiberverstärker stark beeinflussen, müssen

bei jedem einzelnen Speichermodul die Einflüsse der Belastung der DRAM-Halbleiterspeicherbausteine und der Register auf den Schnittpegel des positiven und negativen Taktsignals durch eine spezielle Zeitmessung gemessen werden, um sicherzustellen, dass das Taktsignal innerhalb des genannten spezifizierten Zeitrahmens ankommt.

Bei bis heute üblichen Halbleiterschaltungschips, deren Anschlussbeinchen bzw. -pins seitlich herausragen (zum Beispiel so genannte TSOP-Chiptypen) können für die oben erwähnte Zeitmessung die Signale direkt von den Anschlusspins der Chips mittels einer geeigneten Messsonde abgeleitet werden.

Mit höher werdender Arbeitsgeschwindigkeit von DRAM-Speichermodulen der zweiten Generation (DDR-II-Module), die mit einer Taktfrequenz von bis zu 266 MHz arbeiten ist man zu der so genannten Ball-Grid-Array (BGA)-Technik übergegangen, die bessere elektrische Kennwerte, zum Beispiel kleinere parasitäre Induktivitäten liefert. Dieser Chippackungs- und Kontaktierungstyp wird für PLLs, Register und DRAM-Bausteine verwendet. Da dabei sämtliche Anschlusspins unter dem Chipkörper selbst liegen, befinden sich in den meisten Fällen auch die den Anschlusspins zugeordneten Lötstützpunkte des Moduls (zum Beispiel eines DIMM-Boards) unter dem Chipkörper selbst, so dass sie für die Zeitmessung von der Messsonde nicht oder nur mit Hilfe bestimmter Hilfsmaßnahmen erreichbar sind.

Bislang hat man zur Überwindung dieser Schwierigkeiten bei mit Halbleiterschaltungschips in Ball-Grid-Array-Technik bestückten bzw. bestückbaren Modulen folgende Maßnahmen ergriffen:

1. Auf einseitig bestückten Modulen, bei denen sich die Komponenten nur auf einer Seite einer Leiterplatte befinden kann ein Zugriff zu den Signalleitungen durch eine Durchkontaktierung (Via) gewährleistet werden, die von

der einen bestückten Seite des Moduls zur anderen unbestückten Seite führt und so nahe wie möglich zu dem zu prüfenden oder zu testenden Anschluss (ball) des Halbleiterschaltungschips angeordnet ist. Dieses Verfahren hat jedoch den Nachteil, dass eine die Durchkontaktierung schützende Maske vor der Messung entfernt werden muss, so dass der Schaltungsentwurf in einen messbaren Teil mit offenen Durchkontaktierungen und einen zum Verkauf vorgesehenen Teil mit geschützten Durchkontaktierungen aufgesplittet werden muss. Außerdem lassen sich zweiseitig bestückte Halbleiterschaltungsmodule auf diese Weise nicht messen, da bei ihnen kein Platz für die jeweiligen Durchkontaktierungen zur anderen Seite des Moduls vorhanden ist.

2. Auf zweiseitig bestückten Halbleiterschaltungsmodulen wurde das Layout durch besondere Testpunkte ergänzt, die der Messsonde einen direkten Zugang erlauben. Selbstverständlich müssen diese Testpunkte so dicht wie möglich an dem zu testenden bzw. zu messenden Lötstützpunkt des betreffenden Pins (ball) liegen. Der Nachteil dieses Verfahrens liegt darin, dass nicht zu allen relevanten Signalen zugegriffen werden kann, da sehr dicht bestückte Module mit höchster Leiterdichte den zusätzlichen Platz für diese Testpunkte nicht haben. Außerdem wird durch die hinzugefügten Testpunkte und die kurzen Leiterverbindungen zu ihnen, die kapazitive Last verändert.

Versuche haben gezeigt, dass sich die beiden oben genannten Verfahren hinsichtlich ihrer Messgenauigkeit nur sehr wenig unterscheiden.

3. Weiterhin wurden sockelartige Messadapter zwischen Chip und Halbleiterschaltungsmodul gelötet. Der Aufwand dafür ist sehr groß, und außerdem hat ein derartiger Adapter

einen nicht zu vernachlässigen Einfluss auf die Messwerte.

4. Schließlich hat man so genannte Drahtadapter zwischen den Signalpin des Halbleiterschaltungschips und den zugeordneten Lötstützpunkt auf dem Halbleiterschaltungsmodul gelötet. Am freien Ende des Drahts kann die Messsonde das zu messende Signal abnehmen. An der Unterseite muss dieser Drahtadapter eine Isolation haben, damit keine ungewollte Verbindung mit darunter liegenden Leiterbahnen hergestellt wird. Dieses Verfahren hat allerdings den Nachteil, dass es nicht bei allen Chips auf einem Modul verwendet werden kann und dass die beim Löten entstehende Hitze den Drahtadapter häufig zerstört, was das gesamte Modul unbrauchbar macht.

Angesichts der oben beschriebenen Nachteile der im Stand der Technik verwendeten Messverfahren ist es Aufgabe der Erfindung, ein gattungsgemäßes Zeitmessverfahren und eine dafür angepasste einfache und kostengünstige Zeitmessvorrichtung so zu ermöglichen, dass

1. eine schädliche Beeinflussung der zu messenden Signale gering gehalten werden kann,
2. die elektrischen Eigenschaften der Zeitmessvorrichtung an die spezifizierten Kennwerte des zu messenden Signalpins angepasst werden können und eine einfache und unkomplizierte Kontaktierung durch eine geeignete Messsonde möglich ist.

Gemäß einem wesentlichen Aspekt ist ein gattungsgemäßes Verfahren zur Zeitmessung dadurch gekennzeichnet, dass ein auf dem Halbleiterschaltungsmodul integriertes, dem betreffenden Signalpin bzw. Lötstützpunkt zugeordnetes spezielles Ersatzleitermuster zur Verfügung gestellt wird, das mit dem dem

Signalpin zugeordneten Lötstützpunkt des Halbleiterschaltungsmoduls verbunden oder verbindbar ist und dessen Gestalt und elektrische Eigenschaften zur Nachbildung der für dieses Signalpin bei bestücktem Halbleiterchip spezifizierten zeit-  
5 relevanten elektrischen Kennwerte angepasst sind, dass das Ersatzleitermuster mit passenden Bauelementen bestückt wird, die so gewählt werden, dass eine resultierende mit dem betreffenden Lötstützpunkt verbundene Ersatzlastschaltung die für das betreffende Signalpin bei bestücktem Halbleiterchip  
10 spezifizierten elektrischen Kennwerte besitzt, wobei dabei gegebenenfalls auch die elektrische Verbindung der Ersatzlastschaltung mit dem dem betreffenden Signalpin zugehörigen Lötstützpunkt hergestellt wird, und  
dass die Zeitmessung an dem betreffenden mit der entsprechenden Ersatzlastschaltung verbundenen Lötstützpunkt bei abgelöstem Signalpin (ball) des Chips ausgeführt wird.

Gemäß einem zweiten wesentlichen Aspekt ist eine die obige Aufgabe lösende Zeitmessvorrichtung dadurch gekennzeichnet,  
20 dass auf dem Halbleiterschaltungsmodul ein spezielles Ersatzleitermuster in unmittelbarer Nähe eines einem zu messenden Signalpin zugeordneten Lötstützpunkt des Halbleiterschaltungsmoduls so integriert und mit dem Lötstützpunkt verbunden oder verbindbar ist, dass die Gestalt und elektrischen Eigenschaften des Ersatzleitermusters an die für dieses Signalpin  
25 bei bestücktem Halbleiterchip spezifizierten zeitrelevanten elektrischen Kennwerte angepasst sind und das Ersatzleitermuster bei von dem Lötstützpunkt abgelöstem Signalpin mit geeigneten Bauelementen derart bestückbar ist, dass eine  
30 resultierende, mit dem betreffenden Lötstützpunkt verbundene Ersatzlastschaltung die für das betreffende Signalpin bei bestücktem Halbleiterchip spezifizierten zeitrelevanten elektrischen Kennwerte besitzt, wobei diese Bestückung gegebenenfalls auch die elektrische Verbindung der Ersatzlastschaltung mit dem betreffenden Lötstützpunkt einschließt, so dass  
35 die Zeitmessung an dem betreffenden mit der entsprechenden

Ersatzlastschaltung verbundenen Lötstützpunkt bei abgelöstem Signalpin (ball) des Chips ausführbar ist.

5      Vorteilhafterweise wird das erfindungsgemäße Zeitmessverfahren und die Zeitmessvorrichtung zur Zeitmessung bei mit DRAMs oder DDR-DRAMs in Ball-Grip-Array-Technik bestückten bzw. bestückbaren DIMM-Boards verwendet.

10      Angesichts der Tatsache, dass für jedes von der Messsonde von einem Signalpin bzw. dem zugehörigen Lötstützpunkt abzuleitende Signal auch ein Massebezugspotential von dem Halbleiterschaltungsmodul abgreifbar sein muss, ermöglicht die erfindungsgemäße Zeitmessvorrichtung vorteilhafterweise durch eine besondere Gestaltung des Ersatzleitemusters, dass nach  
15      der Bestückung desselben eine elektrische Verbindung mit einem durch das Ersatzleitemuster vorgesehenen Bezugsmassestützpunkt hergestellt wird, der sich in einem kurzen Abstand zu dem dem zu messenden Signal zugeordneten Lötstützpunkt befindet.

20      Die obigen und weitere vorteilhafte Merkmale eines erfindungsgemäßen Zeitmessverfahrens und einer Zeitmessvorrichtung werden in der nachstehenden Beschreibung eines bevorzugten Ausführungsbeispiels noch deutlicher, die sich auf die bei-  
25      liegende Zeichnung bezieht.

Die Zeichnungsfiguren zeigen im Einzelnen:

30      Fig. 1      eine schematische Layoutansicht eines Ersatzleitemusters, das auf einem Halbleiterschaltungsmodul, insbesondere einem DIMM-Board in räumlicher Zuordnung zu einem zu messenden Signalpin bzw. dessen Lötstützpunkt und einem Bezugsmassepin bzw. dessen Lötstützpunkt integriert ist;

35

Fig. 2            schematisch ein Beispiel einer Ersatzschaltung,  
die Komponenten zeigt, mit denen das in Fig. 1  
gezeigte Ersatzleitermuster bestückbar ist, um  
eine Ersatzlastschaltung für ein betreffendes  
DRAM-Signalpin herzustellen;

Fig. 3            schematisch eine Aufsicht auf ein Ball-Grid-  
Array-Layout, das auf einem Halbleiterschaltungs-  
modul zur Montage eines Chips mit Ball-Grid-  
Array-Technik vorgesehen ist und in dem verschie-  
dene mögliche Positionen des in Fig. 1 gezeigten  
Ersatzleitermusters angedeutet sind und

Fig. 4            schematisch eine mit einer Bezugsmassenadel ver-  
sehene Messsonde zur Kontaktierung des Signal-  
und Bezugsmasselötstützpunkts gemäß den Fig. 1  
bis 3.

Fig. 1 zeigt schematisch eine Layoutansicht eines auf einem  
Halbleiterschaltungsmodul M integrierten Ersatzleitermusters,  
das aus einer Reihe von zweckmäßig angeordneten Lötstützpunk-  
ten 11 - 22 und gegebenenfalls Verbindungsleiterabschnitten  
zwischen den Lötstützpunkten 11 - 22 besteht, die beispiels-  
weise mit den in Fig. 2 gezeigten Ersatzbauelementen bestück-  
bar ist, um eine Ersatzlastschaltung 1' zu bilden, die die  
zeitrelevanten elektrischen Eigenschaften eines Signalpins  
nachbildet, an dem eine Zeitmessung vorzunehmen ist. Das  
Ersatzleitermuster 1 befindet sich in unmittelbarer Nähe zu  
einem zu messenden Signalpin (ball) bzw. zu dessen Lötstütz-  
punkt 2 und zu einem Bezugsmassepin bzw. dessen Lötstützpunkt  
3 auf dem Halbleiterschaltungsmodul M. Die niederohmige e-  
lektrische Verbindung des in Fig. 1 gezeigten Ersatzleiter-  
musters 1 oder der nach der Bestückung entstandenen Ersatz-  
lastschaltung 1' gemäß Fig. 2 auf dem Halbleiterschaltungs-  
modul M mit dem betreffenden Signalpin bzw. dessen Lötstütz-  
punkt 2 und dem Bezugsmassepin bzw. dessen Lötstützpunkt 3

braucht nicht fest vorgesehen sein sondern kann durch nach-  
träglich bei der Bestückung des Ersatzleitermusters 1 aufge-  
lötete kleine Leiterstücke hergestellt werden. Dasselbe gilt  
für die kurzen (gestrichelt eingezeichneten) Leiterstücke  
5 zwischen den einzelnen Lötstützpunkten 11 - 22 des Ersatzlei-  
termusters 1.

Gemäß Fig. 1 bildet die dargestellte Anordnung der Lötstütz-  
punkte 11 - 22 einen ersten und zweiten Längsweig aus den  
10 Lötstützpunkten 11 - 14 einerseits und 17 - 20 andererseits  
und einen ersten und zweiten Querweig, die jeweils die Löt-  
stützpunkte 15, 16 und 21, 22 umfassen. Der erste Querweig  
bestehend aus den Lötstützpunkten 15 und 16 zweigt zwischen  
den zweiten und dritten Lötstützpunkten 12, 13 und 18, 19 (in  
15 Fig. 1 von links nach rechts) des ersten und zweiten Längs-  
zweigs ab, während der zweite Querweig an die jeweiligen  
vierten Lötstützpunkte 14, 20 des ersten und zweiten Längs-  
zweigs anschließt.

20 In Fig. 2 ist ein Beispiel gezeigt, wie das in Fig. 1 gezeig-  
te Ersatzleitermuster 1 mit passiven Bauelementen R1, R2, R3,  
L, C1 und C2 bestückt werden kann und daraus eine Ersatzlast-  
schaltung 1' entsteht, die die elektrischen Eigenschaften  
eines Signalpins bzw. des zugeordneten Lötstützpunkts eines  
25 DRAM-Schaltungschips nachbildet, an dem eine Zeitmessung  
vorzunehmen ist. Selbstverständlich ist die in Fig. 2 gezeig-  
te Bestückung lediglich beispielhaft und soll in keiner Weise  
beschränkend gewertet werden. Das in Fig. 1 gezeigte Ersatz-  
leitermuster ist so flexibel, dass praktisch jeder zeitrele-  
30 vante Kennwert von Signalpins von DRAM-Halbleiterspeicher-  
schaltungschips und auch von anderen Halbleiterschaltungs-  
chips nachgebildet werden kann. Auf diese Weise ersetzt die  
mit den in Fig. 2 gezeigten Bauteilen bestückte Ersatzlast-  
schaltung 1' einen zu messenden Signalpin eines Halbleiter-  
35 schaltungschips, insbesondere DRAM-Speicherchips und ermög-

licht vorteilhafterweise auch eine räumlich enge und elektrisch niederohmige Bezugsmasseverbindung.

Fig. 3, die eine schematische Aufsicht auf einen Abschnitt eines zur Montage eines Halbleiterschaltungschips insbesondere DRAM-Speicherchips angepassten Schaltungsmoduls M zeigt, veranschaulicht lediglich beispielhaft verschiedene mögliche Positionen a - d, an denen auf dem Modul M das in Fig. 1 gezeigte Ersatzleitermuster 1 integrierbar ist. Vom Gesichtspunkt des Layouts des Ersatzleitermusters 1 auf dem Halbleiterschaltungsmodul M besteht nur die Forderung, dass es in unmittelbarer Nachbarschaft zu dem zu messenden Signalpin bzw. dessen Lötstützpunkt 2 und zu einem Bezugsmasse führenden Stützpunkt 3 liegen muss, damit der Abstand der Verbindung zwischen den Lötstützpunkt 11 und 17 und den Lötstützpunkten 2 und 3 für den Signalpin und die Bezugsmasse möglichst kurz ausfällt. Für eine Zeitmessung an hochfrequente Taktsignale führenden Signalpins bzw. an deren Lötstützpunkten ist die räumliche Nähe eines eine Bezugsmasse führenden Lötstützpunkts 3, wie sie das erfindungsgemäße Ersatzleitermuster 1 ermöglicht, wesentlich, da eine genaue Zeitmessung ohne einen derartigen Massebezugspunkt nicht möglich ist. Fig. 3 zeigt auch, dass das in Fig. 1 dargestellte Ersatzleitermuster 1 für jeden zu messenden Signalpin bzw. dessen Lötstützpunkt auf dem Halbleiterschaltungsmodul M integriert ist und durch die entsprechende kurze Leiterstrecke zwischen dem ersten Lötstützpunkt oder durch die Bestückung mit dem ersten Widerstand R1 mit dem dem betreffenden Signalpin zugehörigen Lötstützpunkt 2 verbunden wird.

Zur Zeitmessung wird erfindungsgemäß nun so verfahren, dass nach oder vor der Bestückung des in Fig. 1 gezeigten Ersatzleitermusters 1 so dass die in Fig. 2 gezeigte Ersatzlastschaltung 1' oder eine andere und die zeitrelevanten elektrischen Eigenschaften dieses Signalpins oder dessen Lötstützpunkt angepasste Ersatzlastschaltung 1' entsteht, der ganze

Halbleiterschaltungschip vom Modul M abgelöst wird. Alternativ kann nur das betreffende Signalpin abgelöst werden. Gegebenenfalls wird dann auch die elektrische Verbindung des Ersatzleitermusters 1' mit dem Lötstützpunkt 2 hergestellt, der dem abgelösten Signalpin zugeordnet ist. Anschließend erfolgt dann die Zeitmessung an dem betreffenden mit der Ersatzlastschaltung 1' verbundenen Lötstützpunkt 2 bezogen auf die am Bezugsmasselötstützpunkt 3 liegende Bezugsmasse. Durch eine Veränderung der Werte der Ersatzlastschaltung 1' bzw. der Bestückung des Ersatzleitermusters 1 können alle Zeiten, die durch die PVT-Variation eines DRAMs auftreten können, spezifiziert und nachgebildet werden, und das Halbleiterschaltungsmodul M kann auf einen optimalen Wert ohne die Messung verschiedener PVT-Materialien des DRAMs abgeglichen werden.

Fig. 4 zeigt schematisch eine Signalaufnahme an einem Lötstützpunkt 2 und dem zugeordneten Bezugsmassepunkt 3 durch eine angepasste Messsonde 5, wobei der Lötstützpunkt 2, der beispielsweise ein Taktsignal führt und der Bezugsmasselötstützpunkt 3 mit einer Ersatzlastschaltung 1' z.B. gemäß Fig. 2 verbunden sind.

Selbstverständlich kann bei abgekoppelter Ersatzlastschaltung nach wie vor eine Zeitmessung an dem auf dem Halbleiterschaltungsmodul M aufgelöteten Halbleiterchip, insbesondere DRAM-Speicherchip durchgeführt werden, da die Ersatzlastschaltung mit dem betreffenden Lötstützpunkt elektrisch lösbar verbindbar ist. Außerdem sind die bisher üblichen Testpunkte nach wie vor auf dem Halbleiterschaltungsmodul anbringbar, so dass eine Zeitmessung auch an diesen Testpunkten vorgenommen werden kann.

Wie eingangs erwähnt, ist das erfindungsgemäße Verfahren insbesondere für Zeitmessungen an Halbleiterschaltungsmodulen, zum Beispiel DIMM-Modulen verwendbar, die mittels der

BGA-Technik montierte mit hoher Taktfrequenz arbeitende Halbleiterspeicherchips, Register und PLL-Bausteine aufweisen. Mit dem erfindungsgemäßen Zeitmessverfahren und der erfindungsgemäßen Zeitmessvorrichtung werden insbesondere die

5 eingangs geschilderten Schwierigkeiten beseitigt, die einerseits in einem schwierigen Zugang zu den zu messenden Signalpins durch eine Messsonde und andererseits in der Verfälschung der Messergebnisse oder in einer unsicheren Signalaufnahme von den Signalpins bei BGA-Chips liegen.

---

Patentansprüche

1. Verfahren zur Zeitmessung von Signalen an Pins oder Löt-  
stützpunkten von auf einem Halbleiterschaltungsmodul (M)  
5 insbesondere in Ball-Grid-Array (BGA)-Technik montierten oder  
montierbaren Halbleiterchips, insbesondere Halbleiterspei-  
cherchips, wobei mittels einer geeigneten Messsonde (5) von  
einem jeweiligen Signalpin oder einem mit diesem in kurzem  
Abstand unmittelbar verbundenen Leiterabschnitt oder Löt-  
10 stützpunkt (2) ein Signal abgeleitet und mit einer Zeitrefe-  
renz verglichen wird,  
d a d u r' c h g e k e n n z e i c h n e t ,  
dass ein auf dem Halbleiterschaltungsmodul (M) integriertes,  
dem zu messenden Signalpin bzw. Lötstützpunkt (2) zugeordne-  
15 tes spezielles Ersatzleitermuster (1) zur Verfügung gestellt  
wird, das mit dem dem Signalpin zugeordneten Lötstützpunkt  
(2) des Halbleiterschaltungsmoduls verbunden oder verbindbar  
ist und dessen Gestalt und elektrische Eigenschaften zur  
Nachbildung der für dieses Signalpin bei bestücktem Halblei-  
20 terchip spezifizierten zeitrelevanten elektrischen Kennwerte  
angepasst sind,  
dass das Ersatzleitermuster (1) mit passenden Bauelementen  
(R1, R2, R3, L, C1, C2) bestückt wird, die so gewählt werden,  
dass eine resultierende mit dem betreffenden Lötstützpunkt  
25 (2) verbundene Ersatzlastschaltung (1') die für das betref-  
fende Signalpin bei bestücktem Halbleiterchip spezifizierten  
elektrischen Kennwerte besitzt, wobei dabei gegebenenfalls  
auch die elektrische Verbindung der Ersatzlastschaltung (1')  
mit dem dem betreffenden Signalpin zugehörigen Lötstützpunkt  
30 (2) hergestellt wird, und  
dass die Zeitmessung an dem betreffenden mit der entsprechen-  
den Ersatzlastschaltung (1') verbundenen Lötstützpunkt (2)  
bei abgelöstem Signalpin des Chips ausgeführt wird.

2. Zeitmessverfahren nach Anspruch 1,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass die spezifizierten elektrischen Kennwerte des Signalpins  
durch eine zuvor durchgeführte isolierte Messung des Halblei-  
5 terchips festgestellt werden.

3. Zeitmessverfahren nach Anspruch 1 oder 2,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass die zur Bestückung des Ersatzleitermusters (1) verwende-  
10 ten Bauelemente (R1, R2, R3, L, C1, C2) passive ohmsche  
und/oder kapazitive und/oder induktive Bauelemente sind.

4. Zeitmessverfahren nach einem der vorangehenden Ansprüche,  
d a d u r c h g e k e n n z e i c h n e t ,  
15 dass das Ersatzleitermuster (1) so gestaltet ist, dass es  
nach der Bestückung eine elektrische Verbindung mit einem  
Bezugsmassestützpunkt (3) herstellt, der in einem bestimmten  
kurzen Abstand zu dem dem zu messenden Signal zugeordneten  
Lötstützpunkt (2) bildet.

5. Zeitmessverfahren nach Anspruch 4,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass der Abstand des Bezugsmassestützpunkts (3) von dem Löt-  
stützpunkt (2) so gewählt ist, dass er mit dem Abstand einer  
25 Bezugsmassenadel von einer Signalmessnadel der Messsonde (5)  
übereinstimmt.

6. Vorrichtung zur Zeitmessung von Signalen an bestimmten  
Signalpins eines Halbleiterchips zugeordneten Lötstützpunkten  
30 (2) auf einem Halbleiterschaltungsmodul (M), auf die Halblei-  
terchips, insbesondere Halbleiterspeicherchips insbesondere  
in Ball-Grid-Array (BGA)-Technik montierbar sind,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass auf dem Halbleiterschaltungsmodul (M) ein spezielles  
35 Ersatzleitermuster (1) in unmittelbarer Nähe eines einem zu  
messenden Signalpin zugeordneten Lötstützpunkts (2) des Halb-

leiterschaltungsmoduls (M) so integriert und mit dem Löt-  
stützpunkt (2) verbunden oder verbindbar ist, dass die Ges-  
talt und elektrischen Eigenschaften des Ersatzleitermusters  
(1) an die für dieses Signalpin bei bestücktem Halbleiterchip  
5 spezifizierten zeitrelevanten elektrischen Kennwerte ange-  
passt sind und

das Ersatzleitermuster (1) bei von dem Lötstützpunkt (2)  
abgelöstem Signalpin mit geeigneten Bauelementen derart  
bestückbar ist, dass eine resultierende, mit dem betreffenden  
10 Lötstützpunkt (2) verbundene Ersatzlastschaltung (1') die für  
das betreffende Signalpin bei bestücktem Halbleiterchip spe-  
zifizierten zeitrelevanten elektrischen Kennwerte besitzt,  
wobei diese Bestückung gegebenenfalls auch die elektrische  
Verbindung der Ersatzlastschaltung (1') mit dem betreffenden  
15 Lötstützpunkt (2) einschließt, so dass die Zeitmessung an dem  
betreffenden mit der entsprechenden Ersatzlastschaltung (1')  
verbundenen Lötstützpunkt (2) bei abgelöstem Signalpin aus-  
führbar ist.

20 7. Zeitmessvorrichtung nach Anspruch 6,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass die Bauelemente (R1, R2, L, C1, C2) passive ohmsche  
und/oder kapazitive und/oder induktive Bauelemente sein kön-  
nen.

8. Zeitmessvorrichtung nach Anspruch 6 oder 7,  
d a d u r c h g e k e n n z e i c h n e t ,  
dass das Ersatzleitermuster (1) so gestaltet ist, dass es im  
bestückten Zustand eine elektrische Verbindung mit einem  
30 Bezugsmassestützpunkt (3) in einem kurzen Abstand zu dem dem  
zu messenden Signal zugeordneten Lötstützpunkt (2) hat.

9. Zeitmessvorrichtung nach Anspruch 8,  
d a d u r c h g e k e n n z e i c h n e t ,  
35 dass das Ersatzleitermuster (1) einen ersten und zweiten  
Längszweig (11 - 14 und 17 - 20) und einen ersten und zweiten

Querzweig (15, 16 und 21, 22) aufweist, von denen der erste und zweite Längszweig (11 - 14 und 17 - 20) jeweils einen ersten, zweiten, dritten und vierten Lötstützpunkt (11, 12, 13, 14 und 17, 18, 19, 20) aufweisen und der erste und zweite Querzweig jeweils einen ersten und in einem bestimmten Abstand davon vorgesehenen benachbarten zweiten Lötstützpunkt (15, 16 und 21, 22) aufweisen, von denen im ersten und zweiten Längszweig der erste und zweite Lötstützpunkt (11, 12 und 17, 18) einerseits und der dritte und vierte Lötstützpunkt (13, 14 und 19, 20) andererseits einander unter Einhaltung eines bestimmten Abstands benachbart angeordnet sind und die ersten Lötstützpunkte (11, 17) jeweils mit dem dem betreffenden Signalpin zugeordneten Lötstützpunkt (2) und mit dem Bezugsmassepotenzial führenden Lötstützpunkt (3) verbunden oder durch ein kurzes Leiterstück verbindbar sind, die zweiten Lötstützpunkte (12, 18) des ersten und zweiten Längszweigs jeweils mit den dritten Lötstützpunkten (13, 19) des betreffenden Längszweigs und mit dem ersten und zweiten Lötstützpunkt (15, 16) des ersten Querzweigs verbunden oder durch ein kurzes Leiterstück verbindbar sind und die vierten Lötstützpunkte des ersten und zweiten Längszweigs (14, 20) jeweils mit dem ersten und zweiten Lötstützpunkt (21, 22) des zweiten Querzweigs verbunden oder durch ein kurzes Leiterstück verbindbar sind, wobei die einander jeweils unter Einhaltung des bestimmten Abstands benachbarten Lötstützpunkte beider Längs- und beider Querzweige für eine Bestückung mit je einem der Bauelemente der Ersatzlastschaltung (1') vorgesehen sind.

10. Verwendung der Zeitmessvorrichtung zur Zeitmessung bei DIMM-Boards, die mit DRAM oder DDR-DRAM-Halbleiterspeicherbausteinen in Ball-Grid-Array-Technik bestückt bzw. bestückbar sind.

---

Zusammenfassung

Verfahren und Vorrichtung zur Zeitmessung auf Halbleiter-  
schaltungsmodulen mit Halbleiterchips in Ball-Grid-Array-  
5 Technik

Die Erfindung betrifft ein Verfahren und eine Vorrichtung zur  
Zeitmessung an Signalpins bzw. an ihnen zugeordneten Löt-  
stützpunkten (2) auf einem Halbleiterschaltungsmodul (M), auf  
10 dem Halbleiterchips, insbesondere Halbleiterspeicherchips in  
Ball-Grid-Array-Technik montierbar sind. Auf dem Halbleiter-  
schaltungsmodul (M) ist ein spezielles Ersatzleitemuster (1)  
in unmittelbarer Nähe zu einem dem zu messenden Signalpin  
zugeordneten Lötstützpunkt (2) integriert, welches mit passi-  
15 ven Komponenten so bestückbar ist, dass es in bestücktem  
Zustand eine Ersatzlastschaltung für den betreffenden Signal-  
pin bildet, die die zeitrelevanten elektrischen Kennwerte  
dieses Signalpins nachbildet, wobei die Messung dann nach der  
Verbindung der Ersatzlastschaltung mit dem dem betreffenden  
20 Signalpin zugeordneten Lötstützpunkt bei von dem Halbleiter-  
schaltungsmodul (M) abgelöster Halbleiterchip erfolgt.

(Fig. 1)

## Bezugszeichenliste

1	Ersatzleitermuster
1'	Ersatzlastschaltung
2	Signalpin/Lötstützpunkt
3	Erdpin/Lötstützpunkt
5	Messsonde
11 - 22	Lötstützpunkte des Ersatzleitermusters 1
R1, R2, R3, C1, C2, L	passive Bauelemente
M	Halbleiterschaltungsmodul
a - d	räumliche Anordnungen des Ersatzleitermusters 1

FIG 1

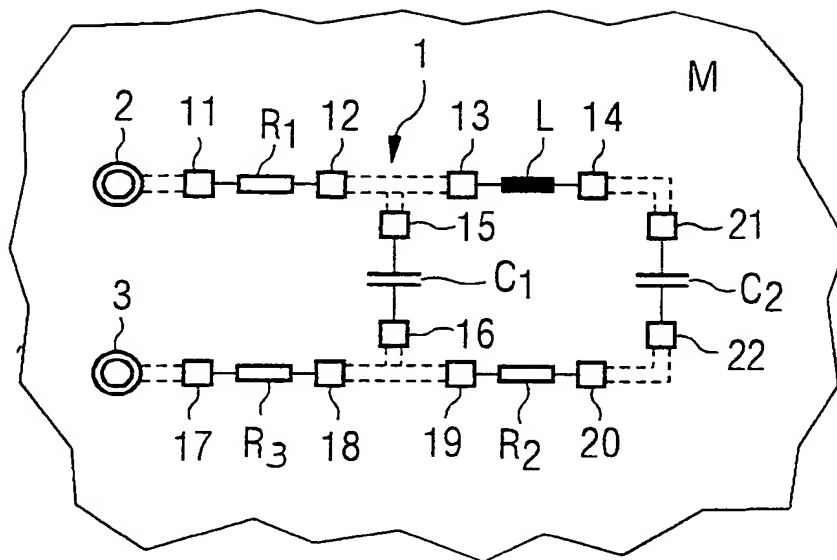


FIG 2

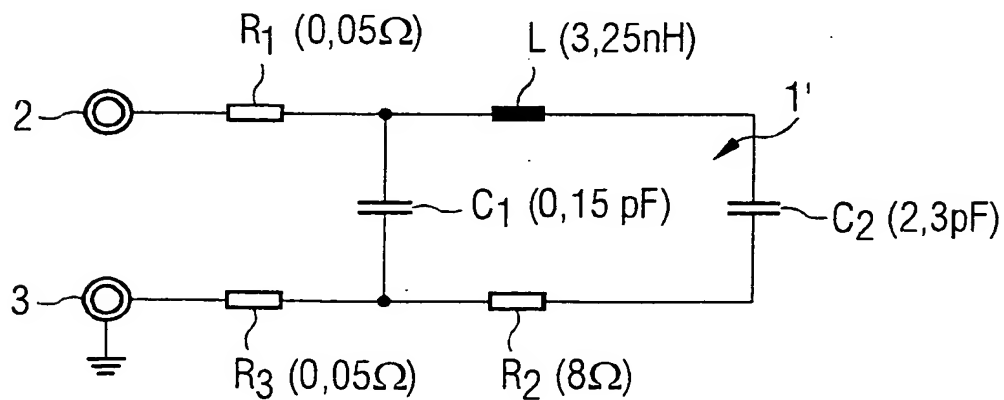


FIG 3

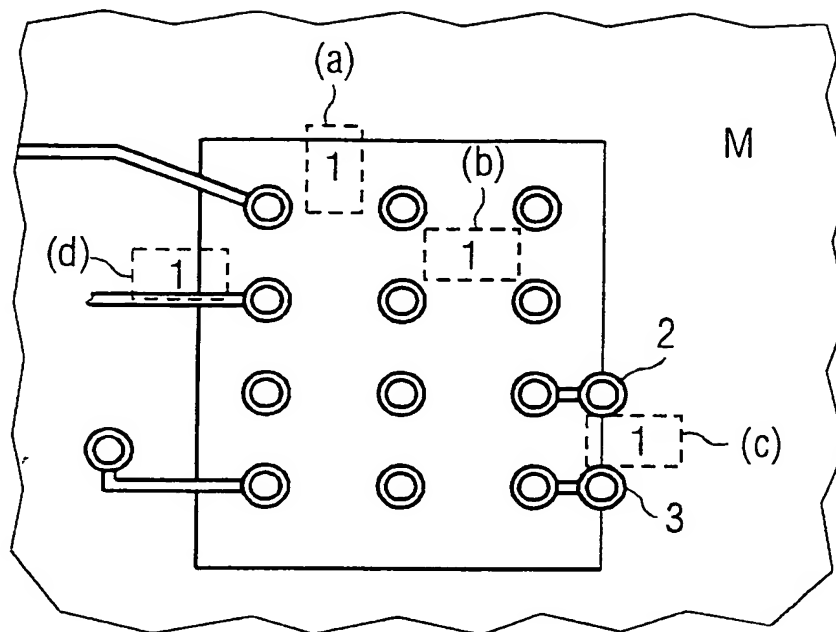
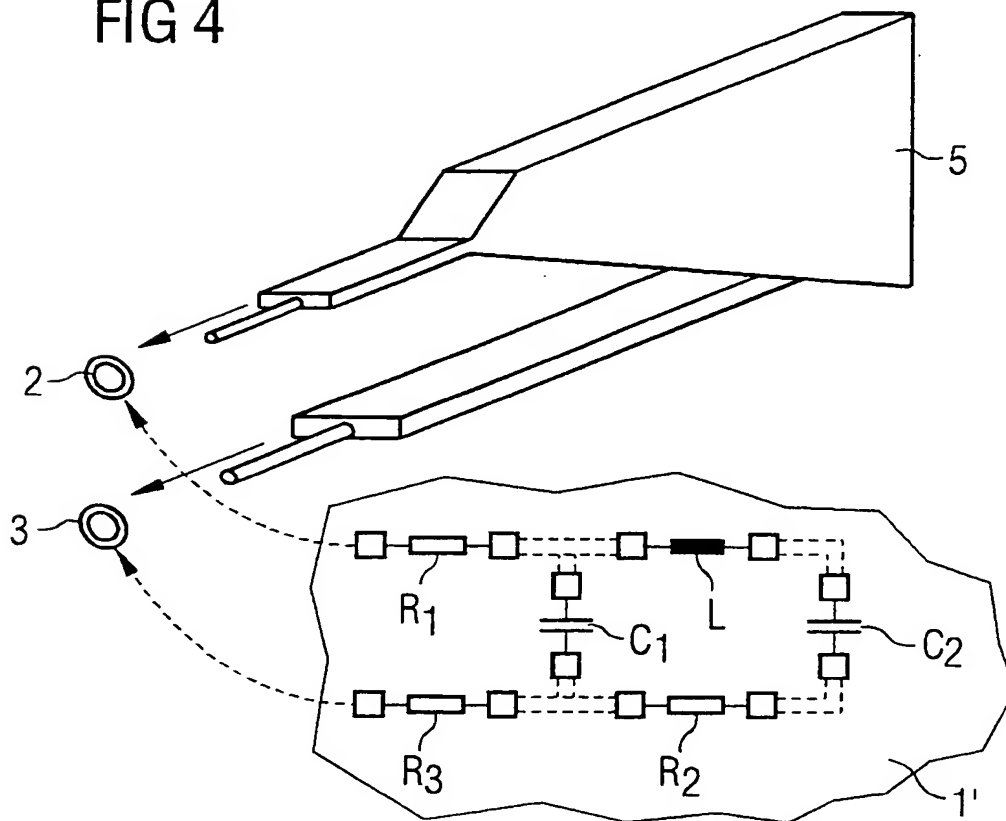


FIG 4



Figur für die Zusammenfassung

FIG 1

